DT05 Rs-4 PCT/PT0 2 1 OCT 2004

(19) JAPANESE PATENT OFFICE (JP) PUBLICATION OF JAPANESE UNEXAMINED PATENT APPLICATION

(11) Patent Application Publication No.: JP S49·114362 A

(43) Publication Date:

October 31, 1974

(21) Application No.:

S48-23212

(22) Filing Date:

February 28, 1973

Request for Examination:

Not Yet

(Total 3 pages)

Reference Number 10

6851 57

at the Patent Office

(52) Japanese Classification 99(5)C22

Title of the Invention RESIN SEALING TYPE SEMICONDUCTOR

DEVICE 15

Inventor: Address

c/o Hitachi, Ltd. Musashi Works

1450, Josuihon-cho Kodaira-shi, Tokyo

Name

Yoshiaki WAKASHIMA

Applicant:

Address 1-5-1 Marunouchi Chiyoda-ku, Tokyo

20

30

35

Name Hitachi, Ltd.

Representative

Hiroyoshi YOSHIYAMA

Attorney

Address

1-5-1 Marunouchi Chiyoda-ku, Tokyo

c/o Hitachi, Ltd.

Tel. Tokyo 270-2111

25 Patent Attorney Toshiyuki USUDA (7237)

Specification

Title of the Invention

RESIN SEALING TYPE SEMICONDUCTOR DEVICE

Claim

A resin sealing type semiconductor device, characterized in that: in the semiconductor device including a semiconductor element, the surrounding of which is sealed with a sealing resin, a protective fabric layer having non-water vapor permeability and non gas permeability is provided

in the sealing resin or on a surface of the sealing resin on a side of a pattern formation face of the semiconductor element.

Detailed Description of the Invention

5

10

15

20

25

30

35

The present invention relates to the improvement of a so-called resin sealing type semiconductor device that is surrounded with a resin in order to mechanically or electrically protect a semiconductor pellet.

A method for sealing a semiconductor pellet generally used includes: a method of hermetically sealing using a cap made of metal; and a method of encapsulating a semiconductor pellet in a sealing resin. The former method can keep the state where the semiconductor pellet does not contact with outside air because it employs the cap made of metal. The device with this configuration, however, tends to have drawbacks of poor productivity, thus increasing the manufacturing cost. The latter has significantly excellent productivity because transfer molding is adopted for the sealing means.

Recently, an ultra-thin transistor or integrated circuit has been demanded for being enclosed in a watch, and such types of products have the following problems.

One important factor that has an influence on the characteristics of a semiconductor device is moisture absorption. For instance, in the case of a resin sealing type transistor, the above problem can be solved to a certain degree by increasing a thickness of the sealing resin or by adopting a resin with less moisture-absorption characteristics.

However, a trend toward a thinner sealing resin layer leads to a drawback that the moisture is likely to be absorbed or the moisture is likely to pass therethrough. In the case where the thickness of the sealing resin cannot be made large because of the structure of the transistor, such a drawback becomes critical. According to the experiment of the inventor of the present invention concerning the above drawback, the following fact has been founded.

As for the speed of the moisture or a gas entering into a semiconductor device, in particular, into a sealing resin, the speed at the lead portion is five times that at a portion constituted with the resin only. In other words, assuming that the thickness of the resin portion is 1, the thickness of the resin at the lead portion (the thickness measured along the

lead) should be 5 or more.

10

15

20

25

30

35

Although an epoxy resin, a silicone resin or a phenol resin may be used mainly as the sealing resin, a practical thickness of such types of resins must be 1.5 to 1.7 mm or more, a thickness less than this range would cause the above—described problems concerning the moisture absorption or the permeation of a gas. Especially, a thickness of the resin of 1.3 mm or less would lead to a tendency to degrade the reliability considerably.

The present invention is obtained on the basis of the above-described experimental fact, and is characterized in that a protective fabric layer having non-water vapor permeability and non gas permeability is formed on a surface of the sealing resin or in the sealing resin on a side of a pattern formation face of the semiconductor pellet.

Embodiments of the present invention will be described below, with reference to the attached drawings. Fig. 1 is a cross-sectional view of a semiconductor device in which a protective fabric layer is provided on a surface of a sealing resin, where reference numerals 1, 2 denote leads, and 3, 4 denote wires that are electrically connected with these leads, one end of each of the wires being connected with a terminal portion of a semiconductor element 5. Reference numeral 6 denotes a supporting board, which is connected with a lower surface of the semiconductor element 5. In this drawing, an upper surface of the semiconductor element 5 is a face on which a circuit pattern is formed, and this face should be protected from a gas or the moisture entering therein. Reference numeral 7 denotes a sealing resin, on an upper face of which a protective fabric layer 8 is provided.

As the sealing resin, resins with favorable electric characteristics are selected in general, which includes an epoxy resin, a silicone resin, a phenol resin and the like, for example. As the protective fabric layer, a glass thin leaf, a ceramic thin leaf, a metal thin leaf, a film made of polyamide, polyimide, fluororesin and the like may be used.

A generally adopted method is to form a member in a fabric form with the above-described material and provide it on a surface of the sealing resin, or to embed it in the sealing resin as described later. However, in the case where a metal layer is to be formed on a surface of the sealing resin, metal evaporation, metal sputtering or metal plating also can be adopted.

Fig. 2 is a cross-sectional view of a semiconductor device according to the second embodiment, which is characterized in that a protective fabric layer 8 is provided in a sealing resin 7. The remaining configuration is similar to that shown in Fig. 1.

When the semiconductor device 9 is used in the atmosphere containing the moisture or the atmosphere containing a penetrating gas, the moisture or the gas would enter into the semiconductor device 9 from the directions of arrows A, B, C and D.

However, since the protective fabric layer 8 is provided above the pattern formation face 5a of the semiconductor element 5, this configuration can prevent the moisture and the like from arriving at this pattern formation face 5a directly. The moisture entering from the directions B and B' would penetrate through the sealing resin 7. However, the thickness of the sealing resin can be made sufficiently large, e.g., 1.5 mm, preferably 1.7 mm or more, and therefore there are no practical problems. The moisture from the direction of arrow C should enter therein by detouring around the supporting board 6, and therefore it takes a substantial time for this moisture to arrive at the semiconductor element 5, so that there are no substantial problems.

As described above in detail, the present invention is provided with the protective fabric layer 8 above the pattern formation face 5a of the semiconductor element 5, and therefore the moisture or the gas can be prevented from entering from the arrow A shown in the above embodiment. Thus, a layer of the sealing resin provided on the pattern formation face 5a can be made significantly thinner, e.g., to 1.3 mm or less, and therefore an ultra-thin semiconductor device having moisture resistance and gas resistance can be manufactured.

Brief Description of Drawings

The drawings show the embodiments of the present invention, wherein Fig. 1 is a cross-sectional view of a semiconductor device provided with a protective fabric layer on a surface of a sealing resin, and Fig. 2 is a cross-sectional view of a semiconductor device provided with a protective fabric layer in a sealing resin.

1, 2 lead

5

10

15

20

25

30

35

3, 4 wires

	5	semiconductor element
	5a	pattern formation face
	6	supporting board
	7	sealing resin
5	8	protective fabric layer
	9	semiconductor device



溪 特 許 願 ⁵²

10 to 48 1 2 1 28 E

特許庁長官 殿 発明の名称

衛脂對正形字等体發壓

発明者 東京都小平市上水本町1450番地 東京都小平市上水本町1450番地 東京都小平市上水本町1450番地 東京都小平市上水本町1450番地 東京都小平市上水本町1450番地

特許出願人

u n 東京都千代田区丸の内一丁目5番1号

代 理 人

a (7237) 弁理士 海 田 利 章

(19) 日本国特許庁

公開特許公報

①特開昭 49-114362

43公開日 昭49.(1974)10.31

②特願昭 48-23212

②出願日 昭48(1973) 2.28

審查請求 未謂?

(全3頁)

庁内整理番号

52日本分類

6851 57

99(5)C22

明 繼 看

発明の名称 樹窟封止形半導体装置 特許請求の範囲

半導体累子の周囲を封止樹脂で封止した半導体 要量において、前配半導体累子のパターン形成国 方向の前配封止樹脂中あるいはその表面に非遺伝 非ガス透過性の保護布息層を設けたことを特徴と する樹脂封止形半導体装置。

弘明の詳細な説明 .

本発明は、半導体ペレットを機械的あるいは電 気的に保護するために、その外周を構脂で包囲し たいわゆる機能対止形の半導体装置の改良に関す る。

半導体ペレットを封止する方法としては、金属製のキャップを利用して密封する方法と、対止機能中に対入する方法が一般に使用されている。前者は、金属製のキャップを使用している関係上、外気と半導体ペレットが接触することのない状態に保つことができる。しかし、この構造のものは生産性に劣り、製造コストを上昇する欠点が多分

にある。後者は、対止手段としてトランスコア成 形を利用しているので生産性に着るしく富んでい る。

近時時計の内部に対入されるような無滞派のト ランジスタ、又は集装回路が要求されるようにな つているが、この後の製品は下配のような問題点 を含んている。

半導体装置の特性に影響を与える重要を因子として表現がある。例えば複散対止形のトランジスタの場合、対止複散を厚くするかあるいは表現性に乏しい複数を用いれば貧配問題は一応解決される。

しかし、対止機能層が薄くなるに使つて吸張もるいは優気が透過し易くなる欠点があり、前配のように対止機能の内厚を大きくとることがトランジスタの構造上できない場合には致命的な欠陥となる。前配欠陥について本発明者が実験をしたところによると、次のような事実が判明している。

是気あるいは気体が半導体装置の内部等に対止 構設中に優入していく速度は、リード部分は、樹 窟のみで構成された部分の侵入速度の 5 倍である。 換官すれば、樹窟部分の厚さ 1 代対してリード部 分の樹脂の厚さ (リードに沿つて割つた厚さ)が 5以上なければならないというととである。

対止機器としては、エポキシ機器、シリコン機能あるいはフェノール機能が主として用いられるが、この種の機能の場合の実用的な機能の厚さは1.5 ないし1.7 m以上を必要とし、これ以下の厚さになると前配のような根拠あるいは気体の透過の関連が生ずる。特に、機能の厚さが1.3 m以下になると信頼性が著しく劣る傾向にある。

本発明は前配実験事実を基盤にして得られたものであつて、半導体ペレットのパターン面質の對止機能の表面あるいは對止機能中に非透復,非透気性の保護布制を形成したことを停散とするものである。

以下図面を参照して本発明の実施例を述べる。 第1図は対止機能の表面に保護布帛層を設けた半 等体装置の断面図で、1,2はリード、3,4は このリードに電気的に接続されたワイヤで、その

断面図で、対止樹脂 7 中に保護布名層 8 が設けられている点に特徴があり、それ以外の構造 については第 1 図に示したものと同様である。

半導体装置9を提気のある雰囲気中あるいは冷 速性ガスが含有される雰囲気中で使用すると、運 気あるいはガスは矢印 A , B , C , D の方向より 侵入しょうとする。

しかし、半導体素子 5のパターン形成面 5 a の上方には、保護布部層 8 が設けられているので、提気等がこのパターン形成面 5 a に直接的に到達するのが防止できる。 B , B'方向より侵入する湿気等は、対止樹脂で中を透過するわけであるが、前配対止樹脂の内障は充分に厚く、例えば 1.5 m、好ましくは 1.7 m以上にすることができるので実用上は間悪はない。また、矢印 C 方岡より侵入する運気等については、支持収 6 を迂回して侵入しなければならないので半導体素子 5 に到達するのには、かなりの時間を要するので実質的に問題は生じないのである。

本発明は、前記静述したよう化半導体素子5の

特別 昭49-114362(2) 1増は半導体景子5の塊子部に要視されている。 6 は支持板で前記半導体景子5の下面に要視されている。前配図面にかいて、半導体景子5の上面が回路パターンが形成された面で、この面を侵入する気体あるいは優気より保護しなければならないのである。7 は対止機能で、その上面には保護布帛層8 が設けられている。

対止構能は、一般に電気的特性の良好な樹脂が 選ばれるが、例えば、エポキシ樹脂、シリコン樹脂、フェノール樹脂等が主として使用される。ま た、保護布部層としては、ガラス存格、セラミッ ク存格、金属存格、ポリアミド、ポリイミド、フ ツ素樹脂等のフィルム等が使用される。

一般には、前配材料で布帛状物を作つて前配のように対止樹脂の表面に設けたり、後配のように対止樹脂中に複め込む方法が採用されるが、金属層を対止樹脂の表面に形成する際には、金属蒸着。金属のスペッタリングあるいは金属メッキも採用される。

第2回は、第2の実施例を示す半導体装置の偶

ペターン形成面5。の上方に保護布容層 8 を設けているので、前配実施例に於て、示した矢印 A 方向からの運気あるいはガスの侵入を防止することができる。したがつて、ペターン形成面5。上に設けられる対止樹脂の層を着るしく薄く、例えば1.3 m以下にすることができるので超薄形の耐湿性、耐ガス性のある半導体装置を製造することができる。

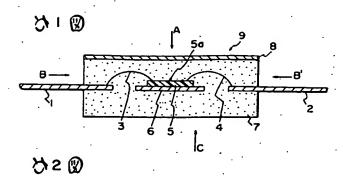
図面の簡単な説明

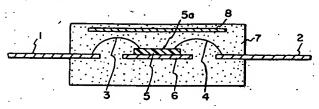
図は本発明の実施例を示するので、第1回は封止掛脳の表面に保護布帛層を設けた半導体装置の 新面図、第2回は封止構成中に保護布帛層を設け た半導体装置の新面図である。

1,2・・・・リード、3,4・・・・ワイヤ、5
・・・・半導体素子、5 a・・・・パターン形成面、8・・・・支持板、7・・・・対止樹脂、8・・・・保護布名層、8・・・・半導体装置。

代理人 弁理士 淳 田 有 ·

特開 昭49—114362(3)





前記以外の発明者、特許山脈人または代理人 発明者

£ 1 6